

AUTOMATIC GAIN CONTROL CIRCUIT

Patent Number: JP6152286
Publication date: 1994-05-31
Inventor(s): INOUE TAKETOSHI
Applicant(s): NEC CORP
Requested Patent: ☐ JP6152286
Application Number: JP19920297555 19921109
Priority Number(s):
IPC Classification: H03G3/30; H03G5/16; H04B7/005
EC Classification:
Equivalents: JP3257083B2

Abstract

PURPOSE: To keep the first and the following output at a constant output level when the power is applied in the sample-and-hold automatic gain control circuit keeping the burst output being the output signal of time division multiconnection communications or the like at a constant output level.

CONSTITUTION: The circuit is provided with switching circuits 12 and 13 letting the output signal of a modulator be non-modulation, high-speed sample-and-hold circuit 15 which operates during the output of a non-modulated signal, and power switch 17 disconnecting the output during the non-modulation period. The non-modulation period with the prescribed bit number is provided before the burst output, during which the output power should be kept constant. By operating the high-speed sample-and-hold circuit 15, an output signal keeping the output power constant from the first burst thereafter is sent.

Data supplied from the esp@cenet database - I2

Best Available Copy

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-152286

(43)公開日 平成6年(1994)5月31日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G 3/30	A	7350-5 J		
	B	7350-5 J		
5/16	D	9067-5 J		
H 0 4 B 7/005		8226-5 K		

審査請求 未請求 請求項の数 3 (全 5 頁)

(21)出願番号 特願平4-297555

(22)出願日 平成4年(1992)11月9日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 井上 武俊

東京都港区芝五丁目7番1号日本電気株式会社内

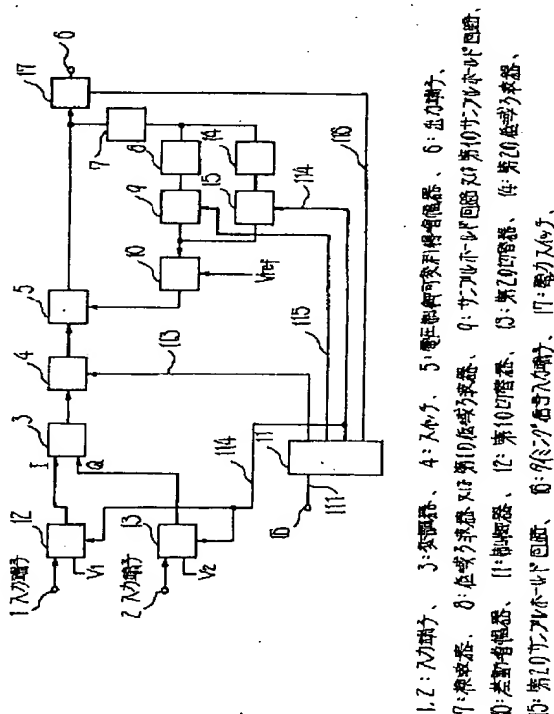
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 自動利得制御回路

(57)【要約】

【目的】時分割多元接続通信等の出力信号であるバースト出力を一定出力レベルに保つサンプルホールド形の自動利得制御回路において、電源投入時の第1回目のバースト出力から一定出力レベルに保つことができる自動利得制御回路を提供する。

【構成】変調器の出力信号を無変調にする切替回路12、13と、無変調の信号が出力している期間に動作する高速のサンプルホールド回路15と、無変調の期間に出力を断とする電力スイッチ17とを有し、バースト出力の前に所定のビット数の無変調の期間を設け、この期間に出力電力を一定に保つべく高速のサンプルホールド回路15を動作させることにより最初のバーストから出力電力を一定に保つ出力信号を送出する。



【特許請求の範囲】

【請求項1】 外部からのタイミング信号によりバースト的に制御用のタイミング信号を出力する制御器と、外部からのデータ信号により変調された出力信号を生成する変調器と、この変調器の出力を前記制御器のタイミング信号により接続又は断とするスイッチと、このスイッチの出力信号を入力して出力電圧を一定にする電圧制御可変利得増幅器と、この電圧制御可変利得増幅器の出力電圧を検波し出力信号の出ている期間のみ前記電圧制御可変利得増幅器の自動利得制御（AGC）を行うために狭帯域の第1のフィルタ、第1のサンプルホールド回路、差動増幅器からなる第1のAGCループとを有し、前記制御器のタイミング信号により前記第1のAGCループを接又は断とする自動利得制御回路において、前記制御器が外部からのタイミング信号より所定のクロック数だけ遅延させた第1および第2のタイミング信号を生成する手段と、前記第1のタイミング信号により前記外部から入力されるデータ信号に代り固定電圧を前記変調器に入力するスイッチ手段と、前記制御器の第2のタイミング信号により前記第1のAGCループを断から接にする制御手段と、前記第1のAGCループの第1のフィルタ、第1のサンプルホールド回路と並列に前記第1のフィルタより広帯域の第2のフィルタ、第2のサンプルホールド回路からなる第2のAGCループとを有し、前記第2のAGCループが前記制御器の第1のタイミング信号により接続状態となることを特徴とする自動利得制御回路。

【請求項2】 前記制御器から出力される前記第1のタイミング信号が前記第2のタイミング信号より所定ビットだけ速く立ち上がり前記第2のタイミング信号が立ち上がった時点で停止することを特徴とする請求項1記載の自動利得制御回路。

【請求項3】 前記制御器の第1のタイミング信号が出力されるパルス幅の間だけ前記電圧制御可変利得増幅器の出力信号を断とするスイッチを有することを特徴とする請求項1記載の自動利得制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は自動利得制御回路に関し、特に時分割多元接続通信方式等に用いられるバースト出力の出力電力を制御する自動利得制御回路に関する。

【0002】

【従来の技術】 従来、この種の自動利得制御回路は、出力信号が連続的でないために、連続的な自動利得制御回路を使用することが出来ず、通常出力信号の出ている期間のみループを形成するサンプルホールド型の自動利得制御回路が用いられる。

【0003】 図3は、従来のサンプルホールド型の自動利得制御回路の構成図であり、1、2はデータ入力端

子、3は変調器、4はスイッチ、5は電圧制御可変利得増幅器、6は出力端子、7は検波器、8は低域ろ波器、9はサンプルホールド回路、10は差動増幅器、11は制御器である。変調信号入力端子1、2に加えられたデータ信号によって変調をかけられた変調器3の出力変調信号は、スイッチ4を経て電圧制御可変利得増幅器5で増幅されて、出力端子6に出力される。同時に電圧制御可変利得増幅器5の出力電力は、検波器7で検波されその検波電圧は低域ろ波器8で帯域制限された後に、サンプルホールド回路9に加えられる。さらにサンプルホールド回路9の出力電圧は差動増幅器10で基準電圧 V_{ref} との差分が電圧増幅され、この出力電圧によって電圧制御可変利得増幅器5の利得が制御される。制御器11はバースト出力のタイミングを指定しており、そのタイミング信号115の出力波形は図4に示す通りであり、出力が“H”のときスイッチ4とサンプルホールド回路9は動作し、ループが形成される。出力が“L”のときはスイッチ4とサンプルホールド回路9は断となりループが開放されるとともに、サンプルホールド回路9にはループが形成されたときの検波電圧が保持され、次のバースト出力が出た場合の初期出力を一定に保っている。

【0004】

【発明が解決しようとする課題】 この従来の自動利得制御回路では、バースト出力が何回か出た後であれば前のバーストの検波電圧がホールドされているために、出力電圧を一定に保つことが可能であるが、電源を印加した後の第1回目のバースト出力やホールド時間を越えた後に出るバースト出力の出力電力レベルを一定に保つことは極めて困難であった。またこの改善策として、平均的な出力電力レベルが得られると予測される固定電圧を記憶させておき、第1回目もしくはホールド期間を過ぎた後のバースト時にはこの固定電圧により出力電圧レベルを制御する方法も行なわれているが、増幅器等の温度変動等により出力電力が一定もしくは規定範囲内に保たれる保証はなく、完全な対策とはならない欠点があった。

【0005】

【課題を解決するための手段】 本発明の自動利得制御回路は外部からのタイミング信号によりバースト的に制御用のタイミング信号を出力する制御器と、外部からのデータ信号により変調された出力信号を生成する変調器と、この変調器の出力を前記制御器のタイミング信号により接続又は断とするスイッチと、このスイッチの出力信号を入力して出力電圧を一定にする電圧制御可変利得増幅器と、この電圧制御可変利得増幅器の出力電圧を検波し出力信号の出ている期間のみ前記電圧制御可変利得増幅器の自動利得制御（AGC）を行うために狭帯域の第1のフィルタ、第1のサンプルホールド回路、差動増幅器からなる第1のAGCループとを有し、前記制御器のタイミング信号により前記第1のAGCループを接又

は断とする自動利得制御回路において、前記制御器が外部からのタイミング信号より所定のクロック数だけ遅延させた第1および第2のタイミング信号を生成する手段と、前記第1のタイミング信号により前記外部から入力されるデータ信号に代り固定電圧を前記変調器に入力するスイッチ手段と、前記制御器の第2のタイミング信号により前記第1のAGCループを断から接にする制御手段と、前記第1のAGCループの第1のフィルタ、第1のサンプルホールド回路と並列に前記第1のフィルタより広帯域の第2のフィルタ、第2のサンプルホールド回路からなる第2のAGCループとを有し、前記第2のAGCループが前記制御器の第1のタイミング信号により接続状態となることを特徴とする。

【0006】

【実施例】次に本発明について図面を参照して説明する。図1は本発明の一実施例のブロック図である。図1において図3の従来例と同一の符号は同一の機能と構成を有する。すなわち本実施例では第1の切替器12、第2の切替器13、第2の低域ろ波器14、第2のサンプルホールド回路15、電力スイッチ17を新しく備えている。図2は制御器11による制御信号の動作を示すタイミング波形図である。

【0007】次に本実施例の動作を説明する。データ入力端子1、2に加えられたデータは、スイッチ12、13を経て変調器3に加えられ、このデータによって変調された変調器3の出力変調信号は、スイッチ4を経て電圧制御可変利得増幅器5で増幅された後に、電力スイッチ17を経て出力端子6に出力される。電圧制御可変利得増幅器5の出力電力は検波器7で検波され、その検波電圧は、帯域の狭い第1の低域ろ波器8で帯域制限を受けた後、第1のサンプルホールド回路9に加えられる。第1のサンプルホールド回路9の出力電圧は差動増幅器10で基準電圧 V_{ref} との差分が電圧増幅され、この出力電力によって電圧制御可変利得増幅器5の利得が制御される。同時に検波器7の出力電圧は広帯域の第2の低域ろ波器14に加えられ、帯域制限を受けた後に第2のサンプルホールド回路15に加えられる。第1のサンプルホールド回路9及び第2のサンプルホールド回路15の出力電圧は共に差動増幅器10に加えられるが、その切替は、図2に示すようなタイミングで行われる。制御器11にタイミング信号111が加えられると、Nクロック遅れたバースト信号112と、N-nクロック遅れたバースト信号113が制御器11の内部で生成され、バースト信号113はスイッチ4に加えられる。次にタイミング信号114、115が生成され、タイミング信号114は切替器12及び第2のサンプルホールド回路15に加えられ、タイミング信号115は第1のサンプルホールド回路9に加えられる。このときバースト信号113の最初のnクロックの期間は、タイミング信号114によって第1、第2の切替器12、13は固定

電圧V1、V2を変調器3に加える様に動作する。このために変調器3の出力信号は無変調信号となる。同時に第2のサンプルホールド回路15も動作しており、低域ろ波器14の帯域が広いので、ループは高速で動作して出力電力を直ちに整定させる。また同時に電力スイッチ17にはタイミング信号116が加えられ、この無変調期間は出力端子6に出力信号が出ない様断にする。

【0008】次にバースト信号112の期間は第1、第2の切替器12、13はデータを変調器3に加えるべく動作し、第1のサンプルホールド回路9がタイミング信号115によって動作しており、第1の低域ろ波器8の帯域が狭いので、出力電力の平均値を検出しながら緩慢なサンプルホールド型のループ動作を行ない出力電力レベルを一定値に保つ。従って、出力電力の包絡線が変動する様な変調方式の場合でも、最初のnクロックの無変調信号によって出力電力を一定に制御することにより、最初のバースト出力から出力電力を一定に保つことが可能となる。また、本来のバースト出力の期間の前に付随しているnクロック分の無変調の期間は、電力スイッチ17によって外部にその出力電力が漏れるのを防止しているために、出力端子6には本来のバースト出力のみしか出ておらず、不要輻射等の発生もない。

【0009】

【発明の効果】以上説明した様に本発明は、所要のバースト出力の前に所定のクロック数の無変調期間を付加することにより、出力電力を最初のバースト出力から一定に保つことが可能にすることができる効果がある。特に $1/4\pi$ シフトQPSK変調の如く変調出力信号の包絡線が変化する変調方式にあっても、包絡線の平均化のための低域ろ波器によるループの応答遅れに影響されることなく、最初のバースト出力から一定に保つことが出来る効果がある。さらに無変調期間は最終出力としては外部には出力されないで、他の無線機器に妨害を与えないという効果もある。

【図面の簡単な説明】

【図1】本発明による一実施例のブロック図である。

【図2】本実施例の動作を示すタイミング波形図である。

【図3】従来の自動利得制御回路のブロック図である。

【図4】従来例のタイミング波形図である。

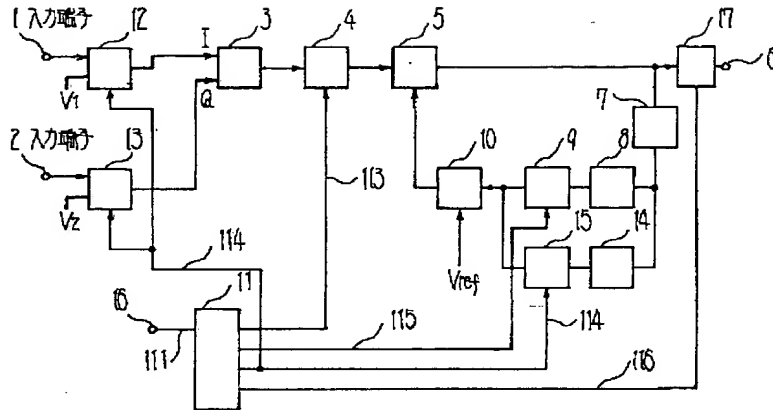
【符号の説明】

- 1, 2 入力端子
- 3 変調器
- 4 スイッチ
- 5 電圧制御可変利得増幅器
- 6 出力端子
- 7 検波器
- 8 低域ろ波器又は第1の低域ろ波器
- 9 サンプルホールド回路
- 10 差動増幅器

- 1 1 制御器
1 2 第1の切替器
1 3 第2の切替器
1 4 第2の低域ろ波器

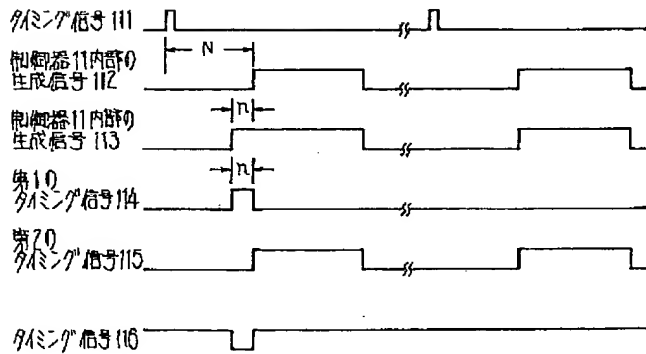
- 1 5 第2のサンプルホールド回路
1 6 タイミング信号入力端子
1 7 電力スイッチ

【図1】

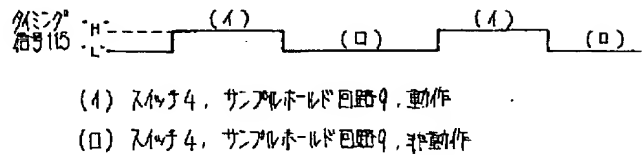


1, 2: 入力端子、 3: 変換器、 4: 入力、 5: 電圧制御可変利得増幅器、 6: 出力端子、
7: 検波器、 8: 低域ろ波器又は第10低域ろ波器、 9: サンプルホールド回路又は第10サンプルホールド回路、
10: 差動増幅器、 11: 増幅器、 12: 第1の切替器、 13: 第2の切替器、 14: 第2の低域ろ波器、
15: 第2のサンプルホールド回路、 16: タイミング信号入力端子、 17: 電力スイッチ、

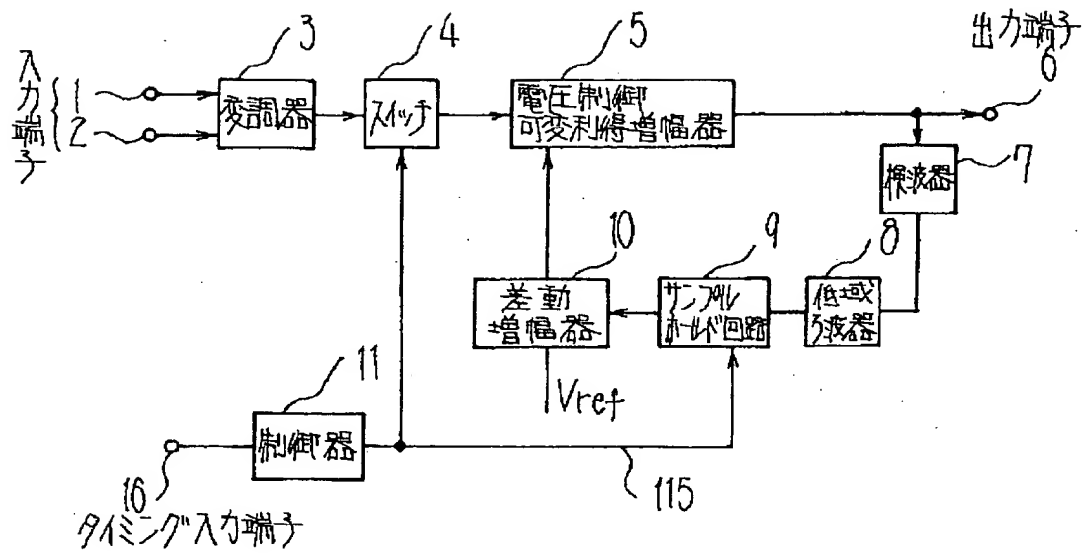
【図2】



【図4】



【図3】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.